

Laboratorio de Diseño Digital  
SEMESTRE 2020-II  
PRÁCTICA 1  
GPO: \_\_\_\_\_

## LABORATORIO DE DISEÑO DIGITAL PRACTICA #1

# Tiempos de propagación

---

---

### GUÍA DE LA PRÁCTICA

---

---

**Objetivo:** *Obtener y analizar los tiempos de propagación de un circuito digital.*

**Material:** *tableta para prototipos, cables BNC, cables terminación banana y caimán, dos circuitos Integrados 74ls00*

#### TRABAJO PREVIO



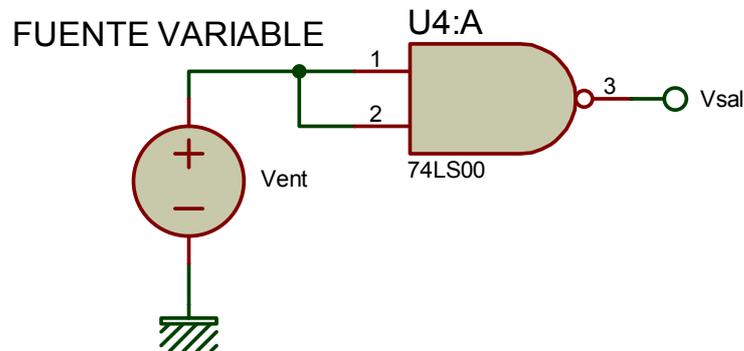
- Haga una tabla para definir las características, el símbolo gráfico (incluya los símbolos estándares de la IEEE para compuertas lógicas), la función algebraica y la tabla de verdad de la siguiente función lógica: NAND
- Defina los intervalos de voltaje en el que están definidos los valores lógicos (1 y 0) de las compuertas TTL tipo LS, tanto para la entrada como para la salida. Anote los valores máximos y mínimos que especifica el fabricante. Anexe la hoja de especificaciones correspondiente en su reporte y anote sus observaciones
- Comente las ventajas y desventajas que se tienen entre una y otra familia lógica, TTL vs CMOS. Investigar cuales son las características principales de la familia MOS así como de sus distintas series (CMOS, HCMOS, HCT, VHC, VHCT, NMOS y PMOS), incluyendo también por que el circuito CMOS puede polarizarse con un rango amplio de voltaje y por qué los circuitos de gran escala de integración son fabricados con tecnología MOS y no TTL.

#### TRABAJO EN LABORATORIO

##### 1. 1ª PARTE: NIVELES LÓGICOS

Arme el siguiente circuito; observe el comportamiento de la entrada y salida del arreglo anterior al realizar los siguientes casos.

Laboratorio de Diseño Digital  
SEMESTRE 2020-II  
PRÁCTICA 1  
GPO: \_\_\_\_\_



Circuito 1

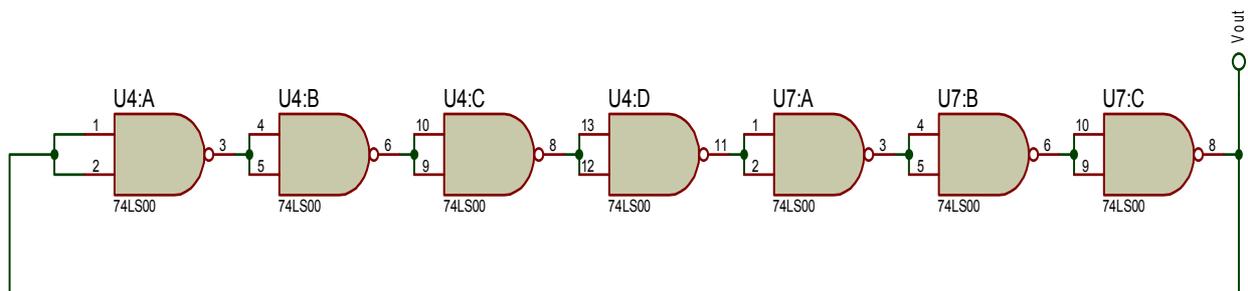
Caso a) Con la fuente variable defina a la entrada un nivel alto (1 Lógico), es decir comience en un nivel de 5[V]. y comience a disminuir el voltaje a la entrada, con el multímetro mida y observe la salida de la compuerta ¿Qué nivel de voltaje se espera que tenga para una entrada alta?, Siga disminuyendo y observe el comportamiento en puntos relevantes para la observación.

Caso b) Con la fuente variable defina a la entrada un nivel Bajo (0 Lógico), es decir comience en un nivel bajo aproximadamente de 0.3[V]. y comience a incrementar el voltaje a la entrada, con el multímetro mida y observe la salida de la compuerta ¿Qué nivel de voltaje se espera que tenga para una entrada baja?, Siga disminuyendo y observe el comportamiento en puntos relevantes para la observación.

Realice una gráfica para representar los puntos sobresalientes de la observación, en donde se muestren claramente los rangos de voltaje que defines 1 y 0 tanto a la salida como a la entrada. Comente la gráfica en función de sus observaciones.

## 2. 2ª PARTE- TIEMPO DE RETARDO DE PROPAGACIÓN $t_{pd}$

Arme el siguiente circuito y cuando este funcionando correctamente observe la salida Vout. en el osciloscopio:



Circuito 2

a) En base a la señal de salida y a la siguiente expresión calcule el tiempo de retardo de propagación  $t_{pd}$  :

$$t_{pd} = \frac{T}{2N}$$

Laboratorio de Diseño Digital  
SEMESTRE 2020-II  
PRÁCTICA 1  
GPO: \_\_\_\_\_

Donde:  $T$  = Período de  $V_o$  en segundos.

$N$  = Números de compuertas en cascada.

Haga un esquema de la salida y anote sus observaciones.

En base a sus observaciones responda lo siguiente:

- b) ¿Qué sucede con el período, la frecuencia y el tiempo de retardo de la señal  $V_o$ , si el número de compuertas impar, es disminuido?
- c) ¿Qué sucedería si el número de compuertas en cascada fuese par?. Explique su respuesta.



Compare su resultado de  $t_{dp}$  con los marcados por el fabricante, obtenga su porcentaje de error, y comente porque difiere este valor. Además apoyado en la teoría establezca las implicaciones que representa el tener un retardo en la respuesta de los circuitos.